

Dateiname: DA011_Schulz_A

Titel:

Redesign und Beschreibung in VHDL sowie Synthese und Test zweier CPLDs eines Punkt-Zug-Beeinflussungssystems

Bearbeiter:

Andreas Schulz

Text der Kurzfassung:

Die Aufgabe bestand darin, den digitalen Teil einer Baugruppe mittels VHDL zu beschreiben. Dabei musste darauf geachtet werden, dass alle Funktionen so realisiert werden, dass es später bei den programmierbaren Lattice-Bausteinen zu keinem Kapazitätsproblem kommt. Da auch das Timing der gesamten Schaltung berücksichtigt werden musste, führte dies in einigen Fällen dazu, dass nicht alle Lösungsvorschläge realisiert werden konnten.

Die Funktionen des INTERFACE ließen sich relativ leicht in VHDL umsetzen, da hier keine Kapazitätsprobleme zu erwarten waren. Bei der Beschreibung der PLL musste allerdings schon darauf geachtet werden, wie das gewünschte Ergebnis erzielt wurde.

Nach Beendigung der Arbeit kann man sagen, dass die Erstellung eines Hardware-Designs mit Hilfe einer neuen Methodik als eine interessante Tätigkeit beschreiben werden kann. In Zukunft wird der Einsatz von Hardware-Beschreibungssprachen wie VHDL noch sehr stark zunehmen und die alten Entwicklungsverfahren zunehmend in den Hintergrund drängen. Auch wird der Einsatz der FPGAs weiter fortschreiten, da die Schaltungen immer komplexer und die Einsatzorte zunehmend auf kleinstem Raum realisiert werden.

Die Einarbeitung in VHDL hat ca. 1/3 der zur Verfügung stehenden Zeit beansprucht, da diese Sprache dem Anwender doch eine Vielzahl von Möglichkeiten bietet. Die gleiche Zeit kann man für die Handhabung der doch sehr umfangreichen und auch zum Teil umständlichen Werkzeuge ansetzen. Insbesondere der Entwicklungsablauf ab der Synthese eines Designs ist mit einem hohen Zeitaufwand verbunden. Auch die Konvertierungstools nach der Synthese können den Entwickler nicht zufriedenstellen, da hier doch noch „Handarbeit“ erforderlich ist.