

Dateiname: DA015_Soyta_R

Titel:

Entwicklung einer Einführung in die Hardwarebeschreibungssprache VHDL

Bearbeiter:

Roland Soyta

Text der Kurzfassung:

Der Schwerpunkt dieser Arbeit liegt auf der Entwicklung und Realisierung des VHDL-Tutorials. Das Zusammentragen der Informationen und die Bündelung auf ein handliches Format, nahm soviel Zeit in Anspruch, dass der praktische Teil des Versuchs nicht erschöpfend behandelt werden konnte.

Das Tutorial vermittelt die grundsätzliche Vorgehensweise der Hardwareentwicklung in Verbindung mit Hardwarebeschreibungssprachen und auf welchen Abstraktionsebenen sie einsetzbar sind. Die unterschiedlichen Anweisungsarten (sequentiell und konkurrent) werden beschrieben und die Rolle des Prozesses dabei besprochen. Ein weiterer Schwerpunkt ist die Erläuterung des Unterschiedes zwischen den verschiedenen Beschreibungsarten (Verhalten und Struktur). Alle angeführten Sprachkonstrukte und Methoden werden anhand von Beispielen erklärt.

Einen großen Teil innerhalb der schriftlichen Ausarbeitung nimmt auch die Realisierung des Tutorials unter ToolBook ein. Dazu gehört auch die Besprechung der verschiedenen Möglichkeiten, ToolBook-Anwendungen auszuführen und wie die benötigten Komponenten dafür installiert werden. Die Ausführungen sollen vor allen Dingen dazu dienen, die weitere Pflege des Tutorials zu erleichtern.

Der praktische Versuchsteil konnte aus Zeitgründen nicht mehr in seine endgültige Form gebracht werden. Es wurde lediglich ein Weg aufgezeigt, wie die verschiedenen VHDL-Tools, die im Labor für Datentechnik benutzt werden, kombiniert werden können. Der praktische Versuchsteil, der bereits optional im Sommersemester 1998 durchgeführt werden konnte, benötigt immer noch das Vorhandensein eines Laborbetreuers, der die Grundzüge von VHDL beherrscht.

Auf dem Gebiet der Hardwareentwicklung mit VHDL sowie im Bereich der Schaffung und Optimierung von Laborversuchen im Zusammenhang mit ToolBook für das Labor für Datentechnik sind noch viele interessante und anspruchsvolle Aufgaben in Form von Projekten, Studien- und Diplomarbeiten denkbar. Die vorliegende Arbeit legt den Grundstein dafür, VHDL zum festen Bestandteil des Labors zu machen und dokumentiert die Möglichkeiten die ToolBook in Verbindung mit der Runtime-Version und dem Neuron-Plugin bietet.