

Dateiname: DA036_Ramm_R

Titel:

Realisierung eines UART 16450 mit der Hardwarebeschreibungssprache VHDL

Bearbeiter:

Rainer Ramm

Text der Kurzfassung:

Die vorliegende Diplomarbeit befasst sich mit der Entwicklung eines UART (universal asynchronous receiver/transmitter) unter VHDL und der Implementation in einem FPGA.

Der UART soll zusammen mit dem Einplatinencomputer SBC 188-XIL (Single Board Computer with an Intel 188-Microprocessor and a Xilinx FPGA) verwendet werden, der im Labor für Datentechnik zum Erlernen hardwarenaher Programmierung eingesetzt wird.

Die Diplomarbeit zeigt den Entwicklungsweg vom VHDL-Quellcode zum FPGA, den prinzipiellen Aufbau und die Funktion eines UART, die Realisierung des Bausteins unter VHDL und beschreibt das Assembler-Testprogramm, mit dem die Funktionalität überprüft wurde.

Der entwickelte UART ist von der Funktion und der Programmierung kompatibel zum INS8250 bzw. NS16450. Diese Bausteine enthalten keine FIFO-Speicher. Anhand der vorliegenden Dokumentation sollte es aber leicht möglich sein, das Design zu erweitern, sodass der UART kompatibel zum NS 16550 ist.