

Dateiname: DA057_Schuster_D

Titel:

Implementierung eines Image-Decoders auf einem Prozessor mit konfigurierbarer Architektur und applikationsspezifischem Befehlssatz

Bearbeiter:

Donovan Schuster

Text der Kurzfassung:

Diese Arbeit befasst sich mit der Implementierung und Beschleunigung einer JPEG-Decoder-Software auf einem Prozessor mit konfigurierbarer Architektur und applikationsspezifischem Befehlssatz. Dieser Prozessor ist die Basis für eine Multistandard-Architektur für blockbasierte Bildcodierung, die um die JPEG-Funktionalität erweitert werden soll.

Die Implementierung basiert auf einer vorhandenen JPEG-Decoder-Software, die angepasst und funktional erweitert wird. Die Geschwindigkeitsoptimierung wird durch die Verwendung von Vektordaten und -befehlen erzielt, die in Form von speziellen Befehlssatzerweiterungen für den Prozessor vorliegen.

Es wird ein Einblick in die Designmethodik für Tensilica-Xtensa-LX-Prozessoren und die Verwendung von benutzerdefinierten Befehlssatzerweiterungen zur Optimierung von Anwendungen gegeben. Zudem wird ein Überblick über die Funktionsweise der JPEG-Bildcodierung gegeben.