

Dateiname: DA064_Henneke_F

Titel:

Entwicklung der Hard- und Software eines Debug-Moduls für einen VHDL-basierten Mikrocontroller mit fünfstufiger Pipeline

Bearbeiter:

Florian Henneke

Text der Kurzfassung:

Die vorliegende Arbeit beschreibt die Erstellung eines Debug-Moduls in Hard- und Software für einen VHDL-basierten PIC-kompatiblen Pipeline-Mikroprozessorkern. Sie wurde als Diplomarbeit für das Labor für Datentechnik der Fachhochschule Braunschweig/Wolfenbüttel erstellt. Im Labor für Datentechnik wurde ein Mikroprozessorkern entwickelt, der kompatibel zum PIC-16C558-Prozessor der Firma Microchip ist. Das Design ist dabei unter Zuhilfenahme der Hardwarebeschreibungssprache VHDL beschrieben. Implementiert wurde das Design auf einem FPGA der Spartan-Serie der Firma Xilinx, genauer einem Spartan 3. Der Prozessor wurde zuerst in einer dem originalen PIC angelehnten Architektur erstellt. Um die Leistungsfähigkeit zu verbessern, wurde die Architektur des Prozessors auf eine fünfstufige Pipeline umgestellt.

Ziel dieser Arbeit ist es, eine bestehende Debug-Umgebung, welche mit dem Non-Pipelined PIC arbeitet, auf den Pipelined PIC zu adaptieren. Dabei soll insbesondere auf die Problematiken eingegangen werden, die sich durch eine Pipelined Architektur im Debug-Betrieb ergeben. Das Debug-Modul besteht aus einer Hard- und einer Softwarekomponente. Die Hardwarekomponente besteht aus einer Erweiterung des PIC-Designs, um diesen debugfähig zu machen. Es muss also die Möglichkeit geschaffen werden, den Kern anzuhalten, Änderungen an Registern, Speicherstellen und Ports vorzunehmen und danach den Kern weiter laufen zu lassen.

Um dieses Verhalten darzustellen und zu steuern wird die Softwarekomponente benötigt. Sie besteht aus einem unter Verwendung der WINAPI geschriebenen Programm, welches die benötigten Funktionen auf einer GUI zur Verfügung stellt.

Für die Kommunikation der beiden Komponenten wird die JTAG-Schnittstelle verwendet.