

Dateiname: DA067_Seibt_K

Titel:

Entwicklung und Verifikation eines VHDL-basierten 16-Kanal-Ethernet-Rahmengenerators

Bearbeiter:

Karsten Seibt

Text der Kurzfassung:

Bei dieser Diplomarbeit handelt es sich um die Entwicklung eines synthetisierbaren Ethernet-Rahmengenerators, der bestimmte Testrahmen für die Verifikation von ethernetbasierten Baugruppen erzeugen kann. Dieser Generator kann Datenraten von mehr als 1 GBit/s erstellen und diese über bis zu 16 Kanäle verteilen. Jeder Kanal ist einzeln konfigurierbar, d.h. die Zeit, wie lange der Kanal Daten erzeugt, mit welcher Rate er dies tut und wie lang die jeweiligen Frames sein sollen. Die Rahmenlänge kann in einem vorgegebenen Bereich variieren. Der Inhalt eines Paketes ist in weiten Grenzen veränderbar, z.B. enthält ein Paket bis zu zwei VLAN-Tags, die beliebig gefüllt sind, frei wählbare MAC-Ziel- und MAC-Quelladressen sowie eine von vier verschiedenen Arten der Payload-Füllmuster (konstantes, alternierendes, inkrementierendes oder pseudozufälliges Byte). Das konstante und alternierende Byte ist in der Konfiguration frei wählbar.